

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-246264

(43) 公開日 平成9年(1997)9月19日

| (51) Int.Cl. ⁸ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|---------------------------|------|--------|----------------|--------|
| H 0 1 L 21/314 | | | H 0 1 L 21/314 | A |
| C 0 1 B 31/00 | | | C 0 1 B 31/00 | |
| C 2 3 C 14/06 | | | C 2 3 C 14/06 | G |
| 16/50 | | | 16/50 | |
| H 0 1 B 3/00 | | | H 0 1 B 3/00 | F |

審査請求 未請求 請求項の数27 OL (全 7 頁) 最終頁に続く

| | | | |
|--------------|----------------|----------|---|
| (21) 出願番号 | 特願平9-22701 | (71) 出願人 | 390009531 インターナショナル・ビジネス・マシーンズ・コーポレーション INTERNATIONAL BUSINESS MACHINES CORPORATION アメリカ合衆国10504、ニューヨーク州 アーモンク (番地なし) |
| (22) 出願日 | 平成9年(1997)2月5日 | (72) 発明者 | アルフレッド・グリル アメリカ合衆国10605 ニューヨーク州ホ ワイト・ブレインズ オーパールック・ロ ード 85 |
| (31) 優先権主張番号 | 08/608893 | (74) 代理人 | 弁理士 合田 潔 (外2名) 最終頁に続く |
| (32) 優先日 | 1996年2月29日 | | |
| (33) 優先権主張国 | 米国 (US) | | |

(54) 【発明の名称】 低誘電率非晶質フッ素化炭素皮膜およびその製法

(57) 【要約】

【課題】 フッ素化環式炭化水素前駆物質から、電子装置に誘電絶縁層として使用する非晶質フッ素化炭素皮膜を形成する。

【解決手段】 この前駆物質は、ヘキサフルオロベンゼン、1, 2-ジエチニルテトラフルオロベンゼン、および1, 4-ビス(トリフルオロメチル)ベンゼンからなるグループから選択することができる。皮膜は、イオン・ビームを使用する付着技術、レーザを使用する付着技術、およびプラズマを使用する化学的気相付着技術などの、放射またはビームを使用する付着技術により付着させる。この皮膜は400℃までの非酸化雰囲気中では熱に対して安定であり、誘電率が3.0より小さい。

【効果】 この皮膜は、相互接続構造中の導体を分離するための絶縁体として使用するのに適する。

【特許請求の範囲】

【請求項1】フッ素化環式炭化水素前駆物質から形成された非晶質フッ素化炭素皮膜。

【請求項2】前記フッ素化環式炭化水素が、ヘキサフルオロベンゼン、1, 2-ジエチニルテトラフルオロベンゼン、および1, 4-ビス(トリフルオロメチル)ベンゼンからなるグループから選択されたものであることを特徴とする、請求項1に記載の非晶質フッ素化炭素皮膜。

【請求項3】濃度が約0ないし約20原子%の範囲の水素をさらに含有することを特徴とする、請求項1に記載の非晶質フッ素化炭素皮膜。

【請求項4】前記皮膜が、放射またはビームを使用する付着技術により形成されることを特徴とする、請求項1に記載の非晶質フッ素化炭素皮膜。

【請求項5】前記皮膜が、イオン・ビームを使用する付着技術、レーザを使用する付着技術、およびプラズマを使用する化学的気相付着技術からなるグループから選択した技術により形成されることを特徴とする、請求項1に記載の非晶質フッ素化炭素皮膜。

【請求項6】前記皮膜が、400℃までの非酸化雰囲気中では熱に対して安定であることを特徴とする、請求項1に記載の非晶質フッ素化炭素皮膜。

【請求項7】前記皮膜の誘電率が3.0より小さいことを特徴とする、請求項1に記載の非晶質フッ素化炭素皮膜。

【請求項8】フッ素化環式炭化水素前駆物質から形成された非晶質フッ素化炭素を含む、電子装置中の1層以上の導体を分離するための絶縁体。

【請求項9】前記フッ素化環式炭化水素が、ヘキサフルオロベンゼン、1, 2-ジエチニルテトラフルオロベンゼン、および1, 4-ビス(トリフルオロメチル)ベンゼンからなるグループから選択されたものであることを特徴とする、請求項8に記載の絶縁体。

【請求項10】前記基板の上面が、金属の露出した第1の領域と、絶縁体の露出した第2の領域とを有することを特徴とする、請求項8に記載の絶縁体。

【請求項11】前記絶縁層の誘電率が3.0より小さいことを特徴とする、請求項8に記載の絶縁体。

【請求項12】前記非晶質フッ素化炭素層が、400℃までの非酸化雰囲気中では熱に対して安定であることを特徴とする、請求項8に記載の絶縁体。

【請求項13】前記絶縁体はフッ素化されないダイヤモンド状炭素の層を含み、前記非晶質フッ素化炭素層が、前記フッ素化されないダイヤモンド状炭素層の上に形成されることを特徴とする、請求項8に記載の絶縁体。

【請求項14】前記フッ素化炭素層と、前記フッ素化されないダイヤモンド状炭素層との間に、勾配層をさらに有することを特徴とする、請求項13に記載の絶縁体。

【請求項15】反応室にフッ素化環式炭化水素前駆物質を流し、前記前駆物質を反応させて非晶質フッ素化炭素皮膜を形成する工程からなる、放射またはビームを使用する方法による、非晶質フッ素化炭素皮膜の製造方法。

【請求項16】前記フッ素化環式炭化水素前駆物質が、ヘキサフルオロベンゼン、1, 2-ジエチニルテトラフルオロベンゼン、および1, 4-ビス(トリフルオロメチル)ベンゼンからなるグループから選択されたものであることを特徴とする、請求項15に記載の方法。

【請求項17】前記放射またはビームを使用する方法が、イオン・ビームを使用する付着技術、レーザを使用する付着技術、およびプラズマを使用する化学的気相付着技術からなるグループから選択されたものであることを特徴とする、請求項15に記載の方法。

【請求項18】付着させた前記非晶質フッ素化炭素層の誘電率が3.0より小さいことを特徴とする、請求項15に記載の方法。

【請求項19】上面を有する基板と、前記基板の上面に付着させた第1の導電材料の層と、前記第1の導電材料の層の上面に、フッ素化環式炭化水素前駆物質から形成した非晶質フッ素化炭素の層と、前記非晶質フッ素化炭素の層の上に付着させた、第2の導電材料の層と、前記第1の導電材料の層と第2の導電材料の層とを接続する金属スタッドとを含む、集積回路装置に使用する相互接続構造。

【請求項20】前記フッ素化環式炭化水素前駆物質が、ヘキサフルオロベンゼン、1, 2-ジエチニルテトラフルオロベンゼン、および1, 4-ビス(トリフルオロメチル)ベンゼンからなるグループから選択されたものであることを特徴とする、請求項19に記載の相互接続構造。

【請求項21】前記第1および第2の導電材料が、Al、Cu、W、Ta、Ti、これらの合金、および導電性の金属窒化物であることを特徴とする、請求項19に記載の相互接続構造。

【請求項22】前記基板が集積回路チップであることを特徴とする、請求項19に記載の相互接続構造。

【請求項23】前記非晶質フッ素化炭素層の誘電率が3.0より小さいことを特徴とする、請求項19に記載の相互接続構造。

【請求項24】前記非晶質フッ素化炭素層が、400℃までの非酸化雰囲気中では熱に対して安定であることを特徴とする、請求項19に記載の相互接続構造。

【請求項25】前記非晶質フッ素化炭素層が、フッ素化されないダイヤモンド状炭素の中間層の上に付着されることを特徴とする、請求項19に記載の相互接続構造。

【請求項26】前記非晶質フッ素化炭素層が、2層のフッ素化されないダイヤモンド状炭素層の中間に付着されることを特徴とする、請求項19に記載の相互接続構造。

造。

【請求項27】前記非晶質フッ素化炭素層と、前記フッ素化されないダイヤモンド状炭素層との間に、勾配層をさらに有することを特徴とする、請求項25または26に記載の相互接続構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は非晶質フッ素化炭素皮膜およびその製法に関するものであり、さらに詳細には熱安定性が高く、誘電率が低い、電子装置の絶縁層として使用するのに適した非晶質フッ素化炭素皮膜およびそのような皮膜の製法に関するものである。

【0002】

【従来の技術】半導体チップは、金属配線のパターンにより接点が相互接続された装置のアレイにより構成されている。たとえば、VLSIチップでは、金属パターンが多層化され、誘電率が低いことを特徴とする絶縁材料の層により分離されている。金属配線パターン間の層間接点は、絶縁材料の層をエッチングした貫通孔によりつくられる。代表的なチップの設計では、1層または複数の配線層がある。誘電率の低い絶縁材料が、同一レベルの配線間にも、各種の配線レベルの間にも使用されている。

【0003】代表的なVLSIチップでは、この絶縁材料は誘電率が約3.9ないし約4.1の二酸化シリコンである。チップの速度は絶縁体のRC値により影響を受けるので、速度性能を増大させるにはキャパシタンス(C)を減少させることが必要である。チップの集積度を高めるための探求の結果、寸法が縮小すると、絶縁体の誘電率を著しく減少させない限り、キャパシタンス値を増大させる傾向がある。さらに、チップの設計に大規模集積の使用が増大するにつれて、バックエンド配線密度が増大する。配線密度が増大すると、VLSIおよびULSI装置の性能を改善するため、これまでより誘電率が低い絶縁材料、すなわち層間誘電(ILD)材料の必要性が生じる。

【0004】二酸化シリコンに代わる可能性のある材料として、誘電率の低い各種の材料が検討されている。たとえば、ILD材料の候補中では、フッ素化炭素重合体の誘電率が最も低く、3未満であると考えられる。しかし、フッ素化重合体など、誘電率の著しく低い材料はほとんどが、350℃を超えるチップ加工温度では熱に不安定で、このため現在の半導体製造技術での集積には適当でない。このような技術では、BEOL誘電体を付着させた後、400℃を超える加工温度での熱に耐えることが必要とされる場合が多い。

【0005】

【発明が解決しようとする課題】したがって、本発明の目的は、電子装置の誘電絶縁層として使用するための、従来の技術による誘電体材料の欠点を持たない、低誘電

率の絶縁材料を提供することにある。

【0006】本発明の他の目的は、電子装置の誘電絶縁層として使用するための、半導体加工温度において熱的に安定な低誘電率の絶縁材料を提供することにある。

【0007】本発明の他の目的は、半導体装置の誘電絶縁層として使用するための、400℃までの非酸化雰囲気中で熱に対して安定な低誘電率の絶縁材料を提供することにある。

【0008】本発明の他の目的は、半導体装置の層間にも層内にも適用される誘電絶縁材料として使用するための、非酸化雰囲気中で熱に対して安定な低誘電率の絶縁材料を提供することにある。

【0009】本発明の他の目的は、半導体装置の誘電絶縁層として使用するための、誘電率が3.0より小さい低誘電率の絶縁材料を提供することにある。

【0010】本発明の他の目的は、半導体装置の1層または複数レベルの導体を分離するための低誘電率の絶縁材料を提供することにある。

【0011】本発明の他の目的は、半導体装置の誘電絶縁層として使用するための、フッ素化環式炭化水素前駆物質から生成することができる低誘電率の非晶質フッ素化炭素材料を提供することにある。

【0012】本発明の他の目的は、半導体装置の誘電絶縁層として使用するための、前記フッ素化環式炭化水素が、ヘキサフルオロベンゼン、1,2-ジエチルテトラフルオロベンゼン、および1,4-ビス(トリフルオロメチル)ベンゼンなどのフッ素化環式炭化水素前駆物質から生成することができる低誘電率の非晶質フッ素化炭素材料を提供することにある。

【0013】本発明の他の目的は、VLSIまたはULSI装置の誘電絶縁層として使用するための、放射またはビームを使用する付着技術により付着させることができる低誘電率の非晶質フッ素化炭素材料を提供することにある。

【0014】

【課題を解決するための手段】本発明によれば、半導体装置の誘電絶縁層として使用するための、フッ素化環式炭化水素前駆物質から形成された非晶質フッ素化炭素皮膜およびその製法が提供される。

【0015】好ましい実施例では、誘電絶縁層として使用するための非晶質フッ素化炭素皮膜が、ヘキサフルオロベンゼン、1,2-ジエチルテトラフルオロベンゼン、および1,4-ビス(トリフルオロメチル)ベンゼンからなるグループから選択された前駆物質から生成される。この皮膜は、レーザを使用する付着技術、およびプラズマを使用する化学的気相付着技術などの放射またはビームを使用する付着技術により形成される。付着した皮膜は、400℃までの非酸化雰囲気中では熱に対して安定で、誘電率が3.0より小さい。この皮膜は、相互接続構造中の導体を分離するための絶縁体など、電子

装置の相互接続誘電層として使用することができる。

【0016】代替実施例では、非晶質フッ素化炭素皮膜が、フッ素化されないダイヤモンド状炭素の中間層の上、または2層のフッ素化されないダイヤモンド状炭素層の中間に付着される。

【0017】他の代替実施例では、フッ素化炭素層と、フッ素化されないダイヤモンド状炭素層との間に、勾配層がさらに付着される。

【0018】本発明はさらに、上面が、露出した第1の金属層である基板と、フッ素化環式炭化水素前駆物質から形成された非晶質フッ素化炭素の絶縁層と、絶縁層の上に複数の導体を形成するようにパターン形成された第2の金属層とからなる、電子装置中の1層以上の導体を分離するための絶縁体に関するものである。この基板は、上面に、露出した第1の金属領域と、露出した第2の絶縁体領域を有するものであってもよい。第2の絶縁体領域は、層内の絶縁の目的で使用される。絶縁体はさらに、2層の誘電層の接着を改善するため、フッ素化炭素層と、フッ素化されないダイヤモンド状炭素層との間に、勾配層をさらに有するものであってもよい。2層の誘電層の間の勾配層により、連続的な転移が得られる。

【0019】本発明はさらに、基板と、基板の上面に付着させた第1の導電材料の層と、第1の導電材料の層の上面に付着させた、フッ素化環式炭化水素前駆物質から形成した非晶質フッ素化炭素の層と、非晶質フッ素化炭素の層の上に付着させた、第2の導電材料の層と、第1の導電材料の層と第2の導電材料の層とを接続する金属スタッドとからなる、集積回路装置に使用する相互接続構造に関するものである。第1および第2の導電性材料は、アルミニウム、銅、タングステン、タンタル、チタン、これらの合金、および導電性の金属窒化物とすることができる。この非晶質フッ素化炭素の層は誘電率が3.0より低く、層によっては誘電率が2.8より低いものもある。この非晶質フッ素化炭素の層は400℃までの非酸化雰囲気中では熱に対して安定である。代替実施例のひとつでは、フッ素化炭素の層が、フッ素化されないダイヤモンド状炭素の中間層の上、または2層のフッ素化されないダイヤモンド状炭素層の中間に付着される。他の代替実施例では、フッ素化炭素層と、フッ素化されないダイヤモンド状炭素層との間に、勾配層がさらに付着される。

【0020】

【発明の実施の形態】本発明は、フッ素化環式炭化水素前駆物質から形成される電子装置の誘電絶縁層として使用するための、非晶質フッ素化炭素皮膜と、その製法を提供するものである。

【0021】本発明は、VLSIおよびULSI相互接続の誘電体として適した、新規の、熱安定性の高い低誘電率の材料の製法を開示する。本発明によれば、熱に安定な非晶質フッ素化炭素(a-F:C)材料の皮膜は、

イオン・ビームを使用する付着技術、レーザを使用する付着技術、プラズマを使用する化学的気相付着技術(PACVD)などの放射またはビームを使用する付着技術によりフッ素化環式炭化水素から形成される。好ましい技術はPACVDで、これによれば低イプシロンの材料を広い面積に均一に付着させることができる。非晶質フッ素化炭素皮膜を形成するための代表的な前駆物質は、ヘキサフルオロベンゼン(C_6F_6)、1,2-ジエチニルテトラフルオロベンゼン($C_6F_4(C_2H)_2$)、および1,4-ビス(トリフルオロメチル)ベンゼン($C_6H_2(CF_3)_2$)である。

【0022】本皮膜およびその製法は、半導体製造技術における集積に適している。本皮膜は、高周波または直流PACVDにより、好ましくは負にバイアスした基板上の広い面積に均一に付着させることができる。基板の温度は、室温と250℃の間に設定することができる。このようにして作成した架橋皮膜は誘電率が低く、構造的異方性がなく、電気抵抗率が高く、化学的に不活性である特徴を有する。

【0023】代表的なPACVD工程では、最初に半導体装置を平行板プラズマ反応装置に入れ、電極のひとつになるように電氣的に接続する。反応装置が負の圧力になるように減圧した後、フッ素化環式炭化水素の蒸気および水素の適当な反応気体の混合物を、反応装置に流入させ、反応装置内の圧力を約30ミリトルないし約300ミリトルの範囲のプリセットした値に保持する。次にコーティングされる装置がアースまたは反応装置の他の部分に対して負にバイアスされるように、直流または高周波電力を反応装置の電極に供給して、プラズマを点火する。所期の厚さのコーティングが得られるまで、装置をプラズマ中に保持する。好ましいコーティングの厚さは、1層当たり約0.3μmないし約1.5μmである。

【0024】例1

8インチのウェーハにa-F:Cを付着させる方法の一例は、平行板高周波PACVD装置を使用し、ヘキサフルオロベンゼンを前駆物質として、下記の条件で行うものである。

流速=10 sccm

圧力=30ミリトル

基板バイアス=直流-100V

高周波電力=25W

基板温度=180℃

【0025】20分の付着時間の後、厚さが1μmの非晶質フッ素化炭素皮膜が得られる。

【0026】例2

8インチのウェーハにa-F:Cを付着させる方法の他の例は、平行板直流PACVD装置を使用し、ヘキサフルオロベンゼンを前駆物質として、下記の条件で行うものである。

流速=20 sccm

圧力=100ミリトル

基板バイアス=直流-500Vまたは直流-800V

高周波電力密度=0.1W/cm²

基板温度=250℃

【0027】20分の付着時間の後、厚さが1μmの非晶質フッ素化炭素皮膜が得られる。

【0028】付着した皮膜の誘電率は2.8以下で、真空またはヘリウム中、400℃で少なくとも4時間熱的に安定である。非晶質フッ素化炭素皮膜は、酸素反応性イオン・エッチング技術を使用してバイアを形成するためのパターン形成、および（または）平坦化することができる。したがって、この皮膜は集積電子装置またはパッケージングの等方性の誘電率の低い絶縁体として、たとえばCMOS装置に接触させるためのバックエンド構造として、使用するために適している。本発明の新規の非晶質フッ素化炭素皮膜はまた、相互接続構造中で絶縁層として使用することもできる。相互接続構造は通常、上面が、露出した第1の金属層である基板と、絶縁材料の露出した第2の領域と、基板の上面上に形成した非晶質フッ素化炭素の第1の層と、フッ素化炭素の層の上に複数の導体を形成するためにパターンを形成した金属の第2の層と、選択した第1の領域を複数の導体の1個以上に電気的に接続する金属スタッドを有する。

【0029】上述の集積半導体装置を図1に示す。集積半導体装置10は、露出した金属の第1の領域16と、露出した絶縁材料の第2の領域18を含む上面14を有する基板12を有する。フッ素化炭素材料の層20を基板の上面14上に付着させる。金属スタッド24は、フッ素化炭素材料の層20を貫通して、露出した第1の領域16を、引き続き形成される第2の金属層22と接続するために形成される。本発明の相互接続構造に使用できる適当な金属は、Al、Cu、W、Ti、Ta、これらの合金、および導電性の金属窒化物である。これらの金属は、スパッタリングまたは化学的気相付着技術を用いて付着させることができる。

【0030】非晶質フッ素化炭素皮膜には、濃度範囲が約0ないし約20原子%、好ましくは約0ないし約5原子%の、少量の水素を含有することが望ましい。このような少量の水素は、皮膜の強度を改善することが知られている。しかし、皮膜の誘電率は一般に水素含有量とともに増大するため、水素の全含有量は限定される。

【0031】電界効果トランジスタ(FET)における本発明の非晶質フッ素化炭素皮膜の第2の応用例を図2に示す。このFETは、集積回路チップの1レベル以上の導体を分離するための絶縁体を含む。図2は、ソースおよびドレイン領域34を注入した基板32、多結晶シリコンのゲート領域36、および埋め込まれた酸化物領域38を有するFET装置30を示す。このFET装置30はさらに、CVDによるタングステン(Tr)のトレんチ充

填物40、二酸化シリコンまたは窒化シリコンのバッシュン層41、銅、アルミニウムまたはチタンの相互接続42および43、Ti、Ta、Wまたはこれらの化合物もしくは合金の金属ライナ44、W、Al、またはCuを充填したレベル間バイア45、フッ素化炭素層46、およびフッ素化炭素材料、二酸化シリコン、窒化シリコン、窒化ホウ素、またはこれらの化合物のキャッピング層47を有する。FET装置30のフッ素化炭素層46は、FET装置の接点レベル42と43を分離するための絶縁体として機能する。フッ素化炭素絶縁体は、すべての方向に均一な低い誘電率を有する。したがって、本発明に教示するフッ素化炭素絶縁体は、従来の技術による絶縁体と比較して、顕著な改善を示す。

【0032】ULSI相互接続構造における本発明の非晶質フッ素化炭素皮膜の第3の応用例を図3に示す。このULSI相互接続構造50は、基板52、Cuの相互接続およびスタッド54、Taのライナ56、フッ素化炭素のレベル間およびレベル内誘電層58、Siをドーピングしたフッ素化炭素またはSiをドーピングした非フッ素化ダイヤモンド状炭素の反応性イオン・エッチングのエッチ・ストップ、およびバリア層60を有する。非晶質フッ素化炭素皮膜は、非フッ素化ダイヤモンド状炭素の中間層上、または2層の非フッ素化ダイヤモンド状炭素層の間に形成されることに注目すべきである。相互接続層はさらに、フッ素化炭素層と非フッ素化ダイヤモンド状炭素層の間に勾配層を有するものでもよい。勾配層の使用は、2層の誘電層間に連続的な転移を行うことにより2層の間の接着を改善することにある。

【0033】本発明について説明のための様式で説明を行ったが、使用した用語は、限定のためではなく、説明のための用語の本質として使用することを意図したものであることを理解すべきである。

【0034】さらに、本発明は好ましい実施例と、そのいくつかの代替実施例について記載されているが、当業者は容易にこれらの教示を他の可能な本発明の変形に適用することができる。たとえば、フッ素化炭素皮膜と非フッ素化ダイヤモンド状炭素皮膜の他の多層構造を使用することも、さらに、他のコーティング法を使用して、皮膜を付着させ、しかも本発明の好ましい結果と実質的に同様の結果を得ることも可能である。

【図面の簡単な説明】

【図1】半導体装置の2層の金属領域を分離する絶縁層として、非晶質フッ素化炭素の層を有する半導体装置を示す拡大断面図である。

【図2】第1および第2の誘電絶縁層として、非晶質フッ素化炭素の層を有するCMOS構造の電界効果トランジスタを示す拡大断面図である。

【図3】レベル間およびレベル内の誘電層として、非晶質フッ素化炭素の層を有するULSI相互接続構造を示す拡大断面図である。

【符号の説明】

- 10 集積半導体装置
 12 基板
 14 基板上面
 16 金属領域
 18 絶縁材料領域
 20 フッ素化炭素層
 22 第2金属領域
 30 FET装置
 32 基板
 34 ソースおよびドレイン領域
 36 多結晶シリコンのゲート領域
 38 酸化物領域

* 40 タングステン・トレンチ充填物

41 バッシベーション層

42 相互接続

43 相互接続

44 金属ライナ

45 バイア

46 フッ素化炭素層

47 キャッピング層

52 基板

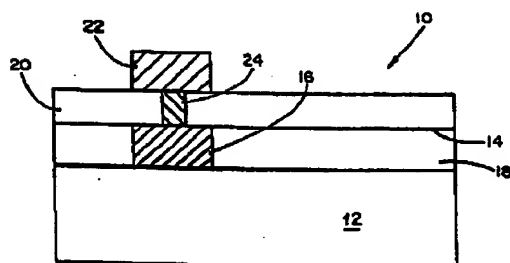
10 54 スタッド

56 Taライナ

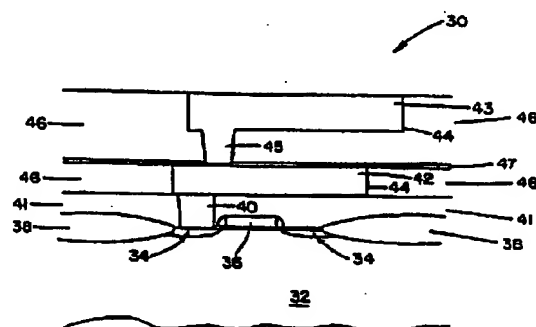
58 フッ素化炭素レベル内、レベル間絶縁層

* 60 バリア層

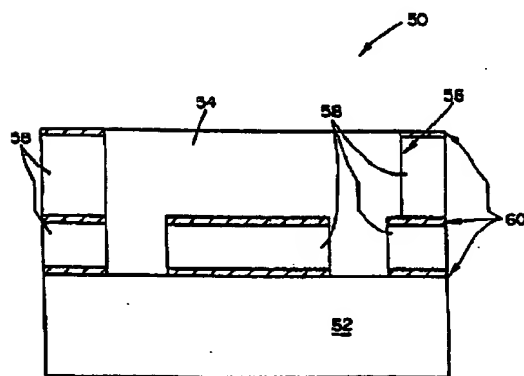
【図1】



【図2】



【図3】



フロントページの続き

(51)Int.Cl.⁶

H01L 21/768

// C07C 22/08

25/13

識別記号

弁内整理番号

7106-4H

7106-4H

FI

C07C 22/08

25/13

H01L 21/90

技術表示箇所

V

(72)発明者 ヴィシュヌバーイ・ヴィッタルバーイ・バ
テル
アメリカ合衆国10598 ニューヨーク州ヨ
ークタウン ウィロウェイ・ストリート
2289